

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 1 - 1 0 2 8 8 4

(43) 公開日 平成1年(1989)4月20日

(51) Int. Cl. <sup>5</sup>

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 T 4/12

審査請求 \*

(全 3 頁)

(21) 出願番号 特願昭62-259265

(22) 出願日 昭和62年(1987)10月14日

(71) 出願人 999999999

株式会社村田製作所

\*

(72) 発明者 \*

\*

(54) 【発明の名称】 チップ型アレスタ

(57) 【要約】 本公報は電子出願前の出願データであるため要約のデータは記録されません。

**【特許請求の範囲】**

その内部に空洞部を有するセラミック焼結体、その一部分が前記空洞部内で対向するように前記セラミック焼結体の内部に形成される内部電極、前記セラミック焼結体の外表面に形成され前記内部電極に電氣的に接続される外部電極を含み、前記空洞部が減圧状態にされ、あるいは前記空洞部に不活性ガスが充填された、チップ型アレスタ。

⑩ 日本国特許庁(JP) ⑪ 特許出願公開  
 ⑫ 公開特許公報(A) 平1-102884

⑬ Int. Cl.<sup>4</sup>

H 01 T 4/12

識別記号

庁内整理番号

F-8021-5G

⑭ 公開 平成1年(1989)4月20日

審査請求 未請求 発明の数 1 (全3頁)

⑮ 発明の名称 チップ型アレスタ

⑯ 特 願 昭62-259265

⑰ 出 願 昭62(1987)10月14日

⑱ 発 明 者 中 村 和 敬 京都府長岡京市天神2丁目26番10号 株式会社村田製作所内

⑲ 出 願 人 株式会社村田製作所 京都府長岡京市天神2丁目26番10号

⑳ 代 理 人 弁理士 岡田 全啓

## 明 細 書

## 1. 発明の名称

チップ型アレスタ

## 2. 特許請求の範囲

その内部に空洞部を有するセラミック焼結体、  
 その一部分が前記空洞部内で対向するように前  
 記セラミック焼結体の内部に形成される内部電極、  
 前記セラミック焼結体の外面面に形成され前記  
 内部電極に電気的に接続される外部電極を含み、  
 前記空洞部が減圧状態にされ、あるいは前記空  
 洞部に不活性ガスが充塞された、チップ型アレ  
 スタ。

## 3. 発明の詳細な説明

(産業上の利用分野)

この発明はチップ型アレスタに関し、特にたと  
 えば通信用機器を保護するためのチップ型アレ  
 スタに関する。

(従来技術)

従来、チップ型アレスタとしては、アルミナ製  
 やガラス製の筒体の両端に電極となる金属製のキ

ャップを形成したものがあつた。そして、このチ  
 ャップ型アレスタの内部には不活性ガスが充塞され  
 ていた。

(発明が解決しようとする問題点)

しかしながら、このようなチップ型アレスタで  
 は、アルミナなどの材料を成形焼結して筒体を形  
 成し、この筒体を不活性ガス雰囲気中に入れて金  
 属製のキャップを取り付けなければならない、その  
 製造工程が多かった。そのため、このチップ型ア  
 レスタの製造コストが上がってしまう。さらに、  
 筒体とキャップとが別部材として形成され、これ  
 らの別部材を一体化するため、チップ型アレスタ  
 を小型化することが難しかった。

それゆえに、この発明の主たる目的は、小型化  
 することができかつコストダウンを図ることがで  
 きる、チップ型アレスタを提供することである。

(問題点を解決するための手段)

この発明は、その内部に空洞部を有するセラミ  
 ック焼結体と、その一部分が空洞部内で対向する  
 ようにセラミック焼結体の内部に形成される内部

## 特開平1-102884(2)

電極と、セラミック焼結体の外表面に形成され内部電極に電気的に接続される外部電極とを含み、空洞部が減圧状態にされ、あるいは空洞部に不活性ガスが充填された、チップ型アレスタである。

## (作用)

セラミック材料や電極材料などを一体化し、減圧雰囲気中や不活性ガス雰囲気中で焼成することにより、チップ型アレスタを形成することができる。

## (発明の効果)

この発明によれば、セラミック材料や電極材料などを予め一体化し、これを焼成することによりチップ型アレスタを形成することができるため、その製造工程が少なくなり、チップ型アレスタのコストダウンを図ることができる。さらに、セラミック材料や電極材料を別部材とせず一体化した後焼成するため、チップ型アレスタを小型化することができる。

この発明の上述の目的、その他の目的、特徴および利点は、図面を参照して行う以下の実施例の

詳細な説明から一層明らかとなろう。

## (実施例)

第1図はこの発明の一実施例を示す斜視図であり、第2図は第1図の線II-IIにおける断面図である。このチップ型アレスタ10はセラミック焼結体12を含む。セラミック焼結体12の内部には空洞部14が形成される。セラミック焼結体12の内部には、空洞部14内で対向するように2つの内部電極16aおよび16bが形成される。そして、セラミック焼結体12の一方端面には、内部電極16aに接続するように外部電極18aが形成される。同様に、セラミック焼結体12の他方端面には、内部電極16bに接続するように外部電極18bが形成される。

空洞部14には、たとえばアルゴンガスなどの不活性ガスが充填される。この不活性ガスの圧力および内部電極16aおよび16bの間隔によって、チップ型アレスタ10の放電電圧が調整される。なお、空洞部14には、不活性ガスを充填せず、減圧状態にしてもよい。

このチップ型アレスタ10を形成する場合、第3図に示すように、第1の絶縁体グリーンシート20が準備される。第1の絶縁体グリーンシート20の一方主面上には、内部電極16aとなるべき電極材料22が印刷される。第1の絶縁体グリーンシート20上には、第2の絶縁体グリーンシート24が積層される。第2の絶縁体グリーンシート24には、空洞部14となるべき孔26が形成される。さらに、第2の絶縁体グリーンシート24上には、第3の絶縁体グリーンシート28が積層される。第3の絶縁体グリーンシート28には、第1の絶縁体グリーンシート20の電極材料22に対向する位置に内部電極16bとなるべき電極材料30が印刷されている。

これらの絶縁体グリーンシート20、24および28を圧着し、これをアルゴンガスなどの不活性ガス雰囲気中で焼成することによってチップ型アレスタ10が形成される。

実験例では、セラミック焼結体として(BaCa)(TiZr)O<sub>3</sub>系の非還元性材料を使用し、

電極材料としてニッケルを用いたものをサンプル1とした。また、セラミック焼結体としてSiO<sub>2</sub>-BaO-Al<sub>2</sub>O<sub>3</sub>-B<sub>2</sub>O<sub>3</sub>-Cr<sub>2</sub>O<sub>3</sub>系の低温焼結材料を使用し、内部電極として銅を用いたものをサンプル2とした。なお、サンプル1およびサンプル2は、縦5.6mm、横5.0mm、厚さ2.0mmの大きさに形成され、空洞部14には200 Torrのアルゴンガスを充填した。これらのサンプル1およびサンプル2について、内部電極16aと16bの間隔を変えて放電電圧およびサージ耐量を測定し表に示した。

このようなチップ型アレスタでは、絶縁体グリーンシート上に電極材料を印刷し、これらを一体化して焼成することによりチップ型アレスタが形成されるため、小型にすることができ、かつその製造工程を減らすことができる。また、絶縁体グリーンシートの厚みを一定に形成すれば、この絶縁体グリーンシートを重ねる枚数によって第2の絶縁体グリーンシート24の厚みを変えることができ、それによって内部電極16aと16bの間

## 特開平1-102884 (3)

隔を変えることができる。そのため、電極間隔を簡単にかつ高い精度で決定することができ、それによって放電電圧のばらつきを小さくすることができる。

さらに、外部電極18aおよび18bがセラミック焼結体12の両端面に形成されているため、プリント基板などに表面実装することができる。

なお、第4図はこの発明の他の実施例を示す断面図であり、空洞部14が外気と通じる貫通孔を設けたセラミック焼結体12を準備しておき、その後空洞部14を減圧状態とするか不活性ガスを充填し、次いで貫通孔を塞ぐように封止材32をセラミック焼結体12に接合してもよい。なお34は封止材32とセラミック焼結体12との接合材である。

## 4. 図面の簡単な説明

第1図はこの発明の一実施例を示す斜視図である。

第2図は第1図実施例の線II-IIにおける断面図である。

第3図は第1図実施例に示すチップ型アレスタを製造する工程を説明するための斜視図である。

第4図はこの発明の他の実施例を示す断面図である。

図において、10はチップ型アレスタ、12はセラミック焼結体、14は空洞部、16aおよび16bは内部電極、18aおよび18bは外部電極を示す。

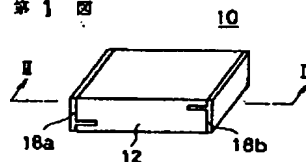
特許出願人 株式会社 村田製作所

代理人 弁理士 岡田 全 啓

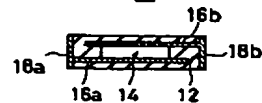
表

	電極間隔 ( $\mu\text{m}$ )	放電電圧 (V)	サージ耐量 (A)
サンプル1	300	170	1550
	200	130	1300
	100	82	1230
	50	63	1230
サンプル2	300	240	2100
	200	162	1980
	100	118	1700
	50	92	1820

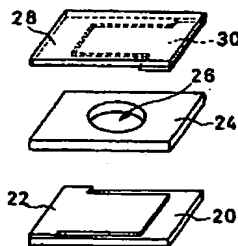
第1図



第2図 10



第3図



第4図

